

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 60-153582

(43)Date of publication of application : 13.08.1985

(51)Int.Cl.

G06K 19/00

G06F 15/06

(21)Application number : 59-008550

(71)Applicant : KYODO PRINTING CO LTD

(22)Date of filing : 23.01.1984

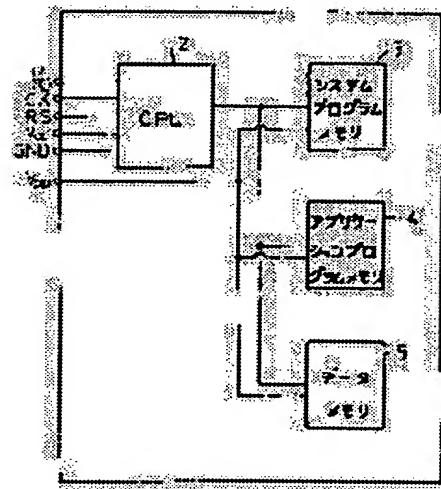
(72)Inventor : NAKAHARA YOSHIHIKO
MURAMATSU MASAO

(54) IC CARD

(57)Abstract:

PURPOSE: To obtain an IC card enabled to incorporate a system optionally by constituting an application program memory, a data memory and a system program memory on the same chip of a collating IC card.

CONSTITUTION: The IC chip incorporated into the IC card is constituted of a CPU2, a system program memory 3, an application program memory 4, and a data memory 5. External terminals are constituted of an I/O terminal I/O for inputting/outputting serial data, a clock terminal CK inputting a clock signal, a reset terminal RS, a main power supply terminal Vcc, a memory writing power supply terminal Vpp, and a ground terminal GND. A program previously programmed to control the writing/reading of a program in/from the application program memory 4 is written in the system program memory 3 and the application program memory 4 is programmed by the user in accordance with the required using format.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑫ 公開特許公報(A)

昭60-153582

⑤ Int.Cl.⁴

識別記号

庁内整理番号

④ 公開 昭和60年(1985)8月13日

G 06 K 19/00
G 06 F 15/066711-5B
7343-5B

審査請求 未請求 発明の数 1 (全5頁)

⑭ 発明の名称 ICカード

⑰ 特 願 昭59-8550

⑱ 出 願 昭59(1984)1月23日

⑲ 発 明 者 中 原 義 彦 我孫子市つくし野85-1-20-308
⑲ 発 明 者 村 松 正 男 東京都足立区西新井1-20-1-5
⑲ 出 願 人 共同印刷株式会社 東京都文京区小石川4丁目十四番十二号
⑲ 代 理 人 弁理士 高木 正行

明 細 書

1. 発明の名称

IC カ ー ド

2. 特許請求の範囲

1. ICチップを有する照合用ICカードにおいて、
データ処理機能を有するCPUと、

ユーザーの目的に応じたデータ処理形態を有するアプリケーションプログラムを書き込むためのアプリケーションプログラムメモリと、外部からのデータを書込み記憶し、記憶されたデータを読み出すためのデータメモリと、前記アプリケーションメモリおよびデータメモリへの書き込み、読み出しを制御するためのシステムプログラムを書き込むシステムプログラムメモリとを同一チップ上に構成したことを特徴とするICカード。

2. 前記システムプログラムメモリ、アプリケーションプログラムメモリおよびデータメモリがCMOSのEPROMであることを特徴とする

特許請求の範囲第1項記載のICカード。

3. 前記システムプログラムメモリ、アプリケーションプログラムメモリおよびデータメモリがCMOSのEEPROMであることを特徴とする特許請求の範囲第1項記載のICカード。

4. 前記システムプログラムメモリがCMOSのEPROMであり、前記アプリケーションプログラムメモリおよびデータメモリがCMOSのEEPROMであることを特徴とする特許請求の範囲第1項記載のICカード。

3. 発明の詳細な説明

<産業上の利用分野>

本発明は照合用のICカードに関するものである。

<従来技術>

従来から、CPU、メモリ等のICチップを装着もしくは内蔵されたICカードが知られている。

しかし従来のICカードは1チップ又は2チップいずれのものにおいても、ユーザーの目的に応じたデータ処理のためのアプリケーションプログラムを、カード製造前にICチップ内に書き込んでお

かなければ機能を発揮しないため、各ユーザーのシステム毎に異なるアプリケーションプログラムを組み、マスクを製作しなければならないため費用がかさみ、生産性が低下する。

また、ユーザーはICカードを入手した後種々のシステムを検討することができず、非常に狭い範囲のシステムしか組めない欠点があった。

さらに従来の1チップCPUはデータメモリ領域をもたないため、メモリーICと組み合わせ最低でも2つ以上のチップによる機能付与が条件となり、モジュール化する場合に基板上でのボンディングが100個所以上にもなり、ボンディング不良の発生率が非常に高くなり、品質に問題があった。

<本発明の目的>

本発明はICカードに組み込むICチップとしてパソコン機能を付与した1チップICを使用し、ユーザーが自由にシステムを組めるICカードを提供することを目的とする。

さらに本発明はCPUとメモリーを1チップICとすることによりボンディング個所を少なくし、品

質不良を防止することを目的とする。

<本発明の構成>

本発明は、ICチップを有する照合用ICカードにおいて、データ処理機能を有するCPUと、

ユーザーの目的に応じたデータ処理形態を有するアプリケーションプログラムを書き込むためのアプリケーションプログラムメモリと、外部からのデータを書込み記憶し、記憶されたデータを読み出すためのデータメモリと、前記アプリケーションメモリおよびデータメモリへの書き込み、読み出しを制御するためのシステムプログラムを書き込むシステムプログラムメモリとを同一チップ上に構成したことを特徴とするICカードである。

<実施例>

次に本発明の実施例を図面により説明する。第1図(a)(b)(c)はICカードに組み込むICチップ上の構成を示し、ICチップ1にCPU 2、システムプログラムメモリ3、アプリケーションプログラムメモリ4、データメモリ5が構成されている。6は外部端子であり、シリアルデータの入出力を行う入

出力端子I/O、クロック信号を入力するクロック端子CK、リセット端子RS、主電源端子Vcc、メモリ書き込み用の電源端子Vpp、グラウンド端子GNDからなる。

第1図(a)はメモリ書き込み用電源端子Vppから入力される電源を、システムプログラムメモリ3、アプリケーションプログラムメモリ4、データメモリ5にそのまま供給する場合である。

第1図(b)はメモリ書き込み用電源端子Vppからの入力をVppコントロール回路18を通して、システムプログラムメモリ3、アプリケーションプログラムメモリ4、データメモリ5に供給し、Vppコントロール回路18をCPU 2によりコントロールするものである。

第1図(c)は主電源端子Vccからの入力をVpp発生・コントロール回路19を通して、システムプログラムメモリ3、アプリケーションプログラムメモリ4、データメモリ5に供給し、Vpp発生・コントロール回路19をCPU 2によりコントロールするものである。この実施例の場合にはメモリ書き

込み用電源端子Vppは不要となる。

ここでシステムプログラムメモリ3はアプリケーションプログラムメモリ4へのプログラムの書き込み、読み出しをコントロールするためにあらかじめプログラミングされたプログラムを書き込んでおくものであり、アプリケーションプログラムメモリ4はユーザーがその希望する利用形態に応じてプログラミングしたアプリケーションプログラムの書き込み、読み出しを行うものであり、データメモリ5はユーザーが必要なデータを読み出し、書き込みを行うものである。

システムプログラムメモリ3をマスクROM、アプリケーションプログラムメモリ4、データメモリ5をそれぞれ再度新規データの書き込みのため紫外線照射によるデータの消去が可能なEPROM、又は電氣的にデータの消去が可能なEEPROMとしてもよいが、システムプログラムメモリ3のみをマスクROMとすることは製造工程が複雑となるので、システムプログラムメモリ3、アプリケーションプログラムメモリ4、データメモリ5をすべて

EPROM又はすべてEEPROMとするか、あるいはシステムプログラムメモリ3をEPROMとし、アプリケーションプログラムメモリ4およびデータメモリ5をEEPROMとすれば製造が容易である。

以上のようなICチップ1を例えば第2図に示す如くカード本体に組み込んでICカードとする。7は基板、8はカード素材、9は外部端子、10はスルーホール、11はリード、12はパッド、13はワイヤ、14は保護層、15は充填層、16はICカード、17は磁気ストライプである。第2図(b)における外部端子9は前記ICチップ1の6端子の他、機能拡張のための予備端子2端子からなっている。

このようなICカードにおいて、システムプログラムメモリ3には入出力端子6の信号制御、アプリケーションプログラムメモリ4およびデータメモリ5の書き込み読出し制御、および誤操作によるシステム自己破壊機能のためのプログラムをカード製造者があらかじめ書き込んでおく。

而してICカードのユーザーが使用の目的に応じたアプリケーションプログラムをプログラミング

してアプリケーションプログラムメモリ4に書き込む。この書き込みにあたっては第3図に示すようにシステムプログラムメモリ3に書き込まれているシステムコントロールプログラム3aにより、アプリケーションプログラム4aの書き込みがコントロールされる。

次にアプリケーションプログラム4aの実行の場合には、システムコントロールプログラム3aによりアプリケーションプログラム4aがアプリケーションプログラムメモリ4に書き込まれていることを確認した後、アプリケーションプログラム4aを実行し、必要に応じてデータメモリ5にデータ5aを書き込み、データメモリ5からデータ5aを読み出す。データメモリ5のデータ5aの書き込み、読み出しにおいてもシステムコントロールプログラム3aにより制御が行われる。

また、カード読み取り装置の誤操作がなされた場合にはシステムコントロールプログラム3aによりシステムが破壊され、アプリケーションプログラム4aの実行がされないようになっている。

アプリケーションプログラムメモリ4およびデータメモリ5は必要に応じて消去再書き込みが可能である。

以上のようなICカードは、1チップにCPU2、システムプログラムメモリ3、アプリケーションプログラムメモリ4、データメモリ5を構成したのでボンディング個所が少なく信頼性が飛躍的に向上し、ユーザーが自由にシステムを組めるので、カードの製造者は多種類のカードを製造する必要がなく、大量生産が可能である。

また、CMOSのEPROMまたはEEPROMによって各メモリを構成すればICチップの製造が容易であり、消費電力が少ないから発熱も少なく、熱によるカードの変形のおそれもない。

<本発明の効果>

本発明により信頼性の高いICカードを大量に製造することが可能となり、ユーザーが自由にシステムを設計し利用できるものであり、さらに誤操作によるシステム自己破壊機能により安全性も向上し、実用上大なる効果を奏する。

4. 図面の簡単な説明

図面は本発明の実施例を示すもので、第1図(a)(b)(c)はICチップの構成を示すブロック図、第2図(a)はICカードの一部断面図、第2図(b)はICカードの正面図、第3図はカードシステムの説明図である。

1…ICチップ、2…CPU、3…システムプログラムメモリ、4…アプリケーションプログラムメモリ、5…データメモリ、6…外部端子。

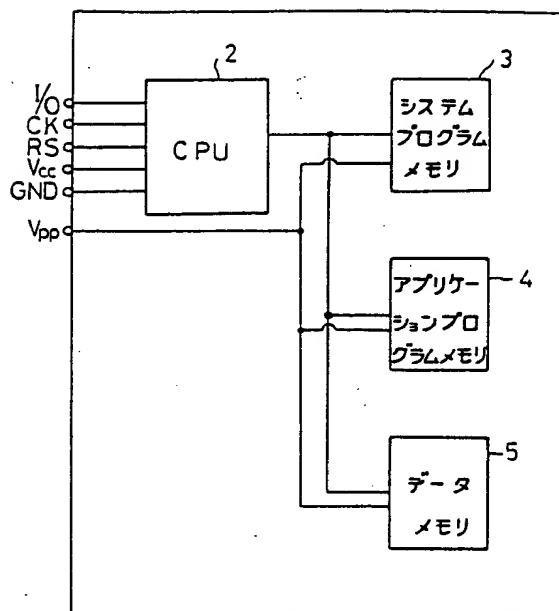
特許出願人 共同印刷株式会社

代理人弁理士 高 木 正 行

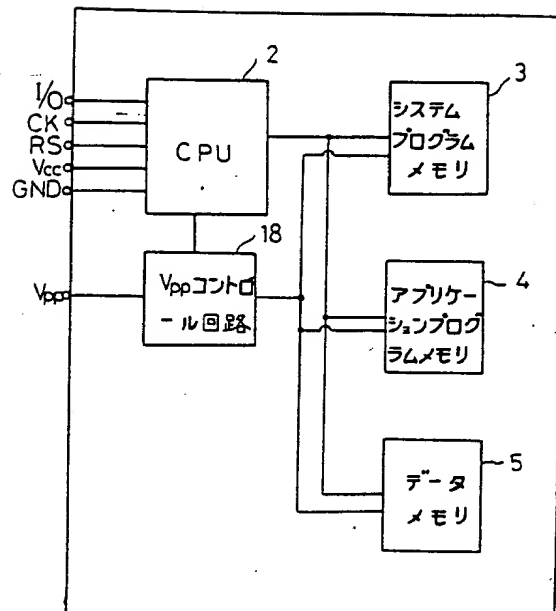
同 千 田 稔

同 丸 山 隆 夫

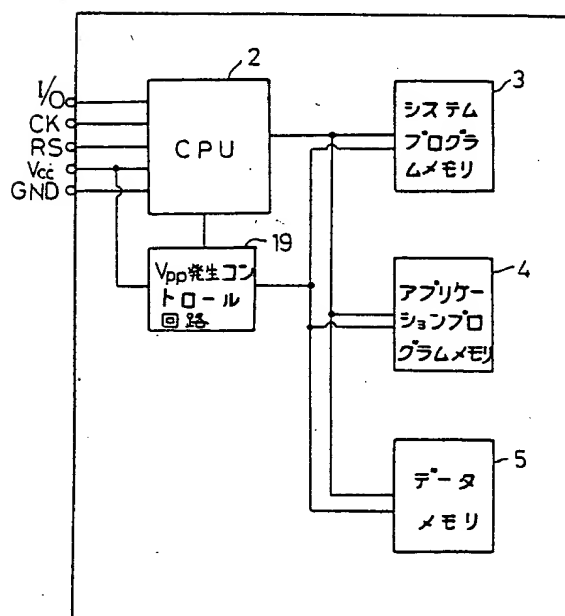
第 1 図(a)



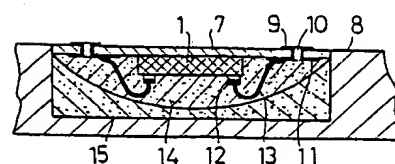
第 1 図(b)



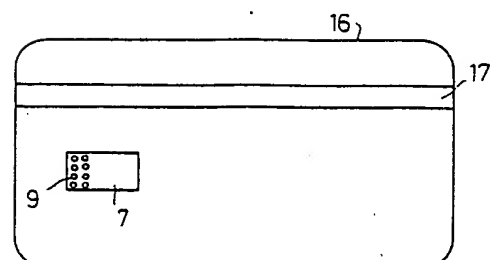
第 1 図(c)



第 2 図(a)



第 2 図(b)



第 3 図

